

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-294605
(43)Date of publication of application : 20.10.2000

(51)Int.Cl.

H01L 21/66

(21)Application number : 11-101343

(71)Applicant : NEC CORP

(22)Date of filing : 08.04.1999

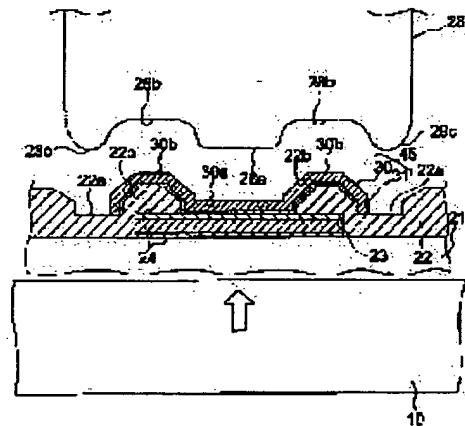
(72)Inventor : TSUJI AKIYO

(54) SEMICONDUCTOR DEVICE AND TESTING DEVICE AND METHOD OF THE SAME

(57)Abstract:

PROBLEM TO BE SOLVED: To eliminate disadvantage that a probe is provided through an electrode pad and a lower wiring layer by forming, at the end of each probe, the guided-surface to guide the electrode pad to the regular contact position.

SOLUTION: A probe card is provided with a card body to fix a probe and a plurality of probes 28 are extended to such a card in the direction to cross orthogonally to the surface of the card body. At the end of such a probe 28, a protrusion 28a having the flat end part corresponding to the recess 30a of the electrode pad 45, the recess 28b corresponding to the protrusion 30b around the recess 30a and the protrusion 28c corresponding to the recess 22a around the protrusion 30b are formed as the guided-surface. Thereby, the probe 28 can surely be guided to the adequate contact position for the electrode pad 45 to enhance the accuracy of the measuring result.



LEGAL STATUS

[Date of request for examination] 24.03.2000

[Date of sending the examiner's decision of rejection] 27.12.2001

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2000-294605
(P2000-294605A)

(43) 公開日 平成12年10月20日 (2000. 10. 20)

(51) Int.Cl.⁷
H 0 1 L 21/66

識別記号

F I
H 0 1 L 21/66

テーマコード(参考)
B 4 M 1 0 6

審査請求 有 請求項の数12 O L (全 10 頁)

(21) 出願番号 特願平11-101343

(22) 出願日 平成11年4月8日 (1999. 4. 8)

(71) 出願人 000004237

日本電気株式会社
東京都港区芝五丁目7番1号

(72) 発明者 辻 明世

東京都港区芝五丁目7番1号 日本電気株
式会社内

(74) 代理人 100096231

弁理士 稲垣 清

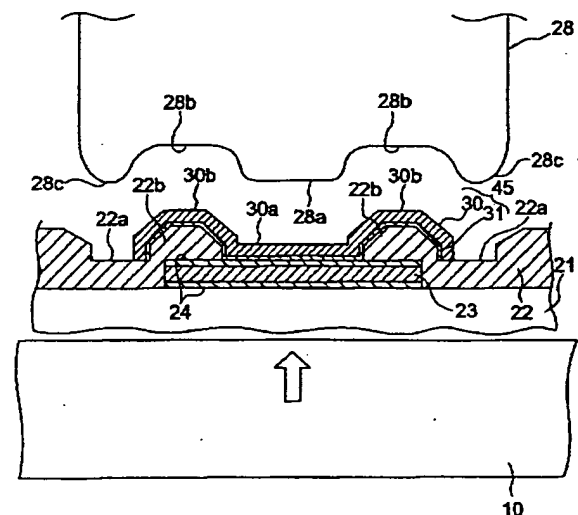
Fターム(参考) 4M106 AA01 AA02 AD09 AD10 BA01
BA14 DD03 DD10 DD13

(54) 【発明の名称】 半導体装置及びその試験装置、並びに試験方法

(57) 【要約】

【課題】 ウエハ上の半導体装置に対する測定を行う場合に、電極パッドに対する適正な接触位置にプローブを確実に案内して測定結果の精度を高めることができる半導体装置及びその試験装置、並びに試験方法を提供する。

【解決手段】 本発明の試験装置は、ウエハ20上に形成された半導体装置13の複数の電極パッド45に接触する複数のプローブ28を有している。この試験装置では、各プローブ28の先端が、電極パッド45に対する正規の接触位置に案内される被ガイド面(28a、28b、28c)を形成している。



【特許請求の範囲】

【請求項1】 ウエハ上に形成された半導体装置の複数の電極パッドに接触する複数のプローブを備えた試験装置において、

各プローブの先端が、前記電極パッドに対する正規の接触位置に案内される被ガイド面を形成することを特徴とする試験装置。

【請求項2】 前記被ガイド面が第1及び第2の凸部を端部に備えることを特徴とする請求項1に記載の試験装置。

【請求項3】 前記被ガイド面が第3の凸部を中央部分に更に備えることを特徴とする請求項2に記載の試験装置。

【請求項4】 前記第1及び第2の凸部が夫々、略円形状又は略矩形状に形成されることを特徴とする請求項2又は3に記載の試験装置。

【請求項5】 前記被ガイド面が前記電極パッドに対して少なくとも2面で接触可能な形状を有することを特徴とする請求項1に記載の試験装置。

【請求項6】 複数の電極パッドを備えた半導体装置において、

各電極パッドの表面が、接触されるプローブに備えた被ガイド面を正規の接触位置に案内するガイド面を形成することを特徴とする半導体装置。

【請求項7】 前記ガイド面が中央部分に凹部、該凹部の周囲に凸形状の接触導入部を備えることを特徴とする請求項6に記載の半導体装置。

【請求項8】 前記ガイド面が中央部分に凸部、該凸部の周囲に凹形状の接触導入部を備えることを特徴とする請求項6に記載の半導体装置。

【請求項9】 前記ガイド面が多角形状又は円形状に形成されることを特徴とする請求項6乃至8の内の何れか1項に記載の半導体装置。

【請求項10】 複数の電極パッドを備えた半導体装置において、

各電極パッドは中央部分が周縁部よりも突出する凸形状を有することを特徴とする半導体装置。

【請求項11】 複数の電極パッドを備えた半導体装置において、

各電極パッドは周縁部が中央部分よりも突出する凹形状を有することを特徴とする半導体装置。

【請求項12】 ウエハ上に形成された半導体装置の複数の電極パッドに夫々接触する複数のプローブを有する試験装置を用いた試験方法において、

対応する前記電極パッドに備えた第1の凸部に、各プローブの先端に備えた第2の凸部を接触させつつ前記第1の凸部に続く凹部に向かわせて、各プローブを前記電極パッドに対する正規の接触位置に案内することを特徴とする試験方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、半導体装置及びその試験装置、並びに試験方法に関し、更に詳しくは、ウエハ上に形成された半導体装置の電気的特性を測定する試験装置及び試験方法、並びに、測定される半導体装置における電極パッド構造に関する。

【0002】

【従来の技術】 一般に、大規模半導体集積回路（以下、LSIとも呼ぶ）は、ウエハ上に形成された格子状のスクライプ線で区画された多数のベレット領域として形成される。各ベレット領域に形成されたLSIは、ウエハ状態で、電気的特性がIC試験装置を用いて測定（ダイソートテスト）される。各LSIは、アルミニウム等の金属膜で形成された電極パッドを有し、電気的信号や電源電圧がこの電極パッドを介して外部から供給される。測定時には、IC試験装置のテストヘッド部にプローブカードが装着される。プローブカードは、各電極パッドに接触し、LSIとIC試験装置との間で信号の授受を行う多数の細長いプローブを有する。

【0003】 従来のプローブカードでは、ウエハ1枚当たりで100個程度が形成された各LSI（半導体装置）の電気的特性を測定する際に、1個～数個のLSIにプローブの先端を押し付けて電極パッドとオーミックコンタクトをとる。プローブカードは、IC試験装置のテストヘッド部に装着され、測定すべきLSIをカード本体のほぼ中心に位置させた状態で固定される。このとき、各プローブの先端は、対応する電極パッドに接触する。

【0004】 上記プローブカードを用いたLSIの測定時には、試験対象のウエハを載置した載置台が水平方向或いは垂直方向に微移動することによって、プローブの先端がウエハ表面の酸化被膜を僅かに掻き破り、所定のコンタクトポイントに接触する。この場合、接触したプローブには、横方向に逃げるような力が働いて横ずれを起こすと、尖った先端が電極パッドやその周囲のカバー膜にダメージを与えるという問題が発生し、半導体装置の寿命を低下させる。

【0005】 上記問題を解消するための半導体装置が、特開平9-213759号公報に記載されている。この公報に記載の半導体装置では、電極パッドが凹形状に形成されており、この凹形状における周囲の凸部でプローブの横方向の移動を抑えることによって、尖った先端がカバー膜などにダメージを与える不都合を回避する。

【0006】 ところで、近年では、LSI上の複数の電極パッドに半田ボールを固着し、対応する配線基板の電極に半田ボールを直接的に接続することによって、LSIを配線基板に電気的且つ機械的に結合するフリップチップ方式（Flip Chip Ball Grid Array: FCBGA）を採用した半導体装置が出現している。この半導体装置では、電極パッドに対する半田ボールの親和性を向上さ

せ、接続を良好にするために、電極パッド表面が銅(Cu)から構成されている。

【0007】図14はフリップチップ方式による製造工程図であり、(a)～(e)は各工程を段階的に示す。同図(a)の左側に示すように、ウエハ11のペレット領域12には、複数のLSI13が形成されている。また、同図(a)の右側には、1つのLSI13の電極パッド近傍を拡大した断面図を示す。シリコン基板20上には、図示しないトランジスタ等の素子が形成され、各素子間や各素子と電極パッド15との間はアルミニウム等の配線23で接続されている。同図(b)では、各ペレット領域12をダイシングして複数のLSI13に分割する。

【0008】次いで、同図(c)で、各LSI13の電極パッド15に半田ボール16を固着し、同図(d)で、半田ボール16が形成されたLSI13を配線基板17に実装する。更に、同図(e)で、LSI13と配線基板17との間に樹脂材19を注入して硬化させた後に、ヒートシンク(図示せず)を取り付け、配線基板17の裏面に外部端子ボール(図示せず)を形成する。

【0009】図15は、図14で説明したLSI13の要部を拡大して示す断面図である。LSI13は、シリコン基板20上に層間絶縁膜21を有し、層間絶縁膜21上に、窒化チタン(TiN)膜などのバリア膜24で挟まれた配線23を有する。更に、層間絶縁膜21上における配線23の周囲には絶縁膜22が形成されている。絶縁膜22上にはPI(ポリイミド)から成る絶縁膜25が形成され、絶縁膜22及び絶縁膜25の双方を貫通するホール内にはバリア膜27が形成されている。バリア膜27は、底部がバリア膜24を介して配線23に接触し、上部がホールの周囲に広がる形状を有する。

【0010】更に、バリア膜27上には、半田ボール16の親和性を良好にする凹形状の銅膜26が形成され、バリア膜27と銅膜26とから電極パッド15が構成される。バリア膜27は、タングステンチタン(TiW)、窒化タンタル(TaN)などから構成され、銅の拡散を防止している。

【0011】図16は、上記公報に記載のプローブカードを用いて、図14に示したLSI13に対する測定を行う際の側面断面図である。ダイソートテストを行う場合、電極パッド15にプローブ29を押し当てて電気的特性を測定する。電極パッド15がアルミニウムで形成されていると、その表面には通常、薄い自然酸化膜(図示せず)が形成されるので、プローブ29を電極パッド15に接触させただけでは良好な導通がとれず、正確な電気的特性が測定できないことがある。このため、電極パッド15をプローブ29に接触させた後、更にプローブ29を電極パッド15に押しつけて、プローブ29の先端が自然酸化膜を突き抜けて電極パッド15内、或いは、更に下層の配線23まで達するようにしている。上

記公報では、電極パッド15がアルミニウムであり、また、ワイヤボンディングを想定しているので、電極パッド15にこのような傷がついても特に問題はない。

【0012】しかし、フリップチップ方式のLSIでは、電極パッドが銅材料から成るので、プローブによって電極パッドが傷つき、プローブ29がバリア膜27及びバリア膜24を貫通すると、次のような問題が発生する。すなわち、銅とアルミニウムとは反応し易いので、反応によってアルミニウムが銅に吸収されてアルミニウム配線23の体積が減少し、著しい場合にはアルミニウム配線23が断線する。更に、銅はシリコン基板中の熱拡散係数が大きいので、銅が素子領域まで移動すると、素子の特性を著しく劣化させる。

【0013】

【発明が解決しようとする課題】そこで、プローブの先端を略半球状または略矩形状に形成して電極パッドに対する接触面積を広くすることが考えられる。しかし、このようにすると、プローブが銅製のバリア膜を貫通する不具合を回避することはできるが、先端部両端の角部が電極パッドの斜面に当接するとその場で停止し、適正な接触位置に移動させることができないという新たな問題が生じる。また、先端が半球状のプローブでは、電極パッドとの接触面積が小さいことと、電極パッド表面に薄い自然酸化膜が形成されていることなどから、良好な電気的接触ができない。

【0014】本発明は、上記に鑑み、ウエハ上の半導体装置に対する測定を行う場合に、電極パッドに対する適正な接触位置にプローブを確実に案内して測定結果の精度を高めることができる半導体装置及びその試験装置、並びに試験方法を提供することを目的とする。

【0015】本発明は更に、上記目的を達成した上で、プローブが電極パッドと下層の配線とを貫通する不都合を回避することができる半導体装置及びその試験装置、並びに試験方法を提供することを目的とする。

【0016】

【課題を解決するための手段】上記目的を達成するために、本発明の試験装置は、ウエハ上に形成された半導体装置の複数の電極パッドに接触する複数のプローブを備えた試験装置において、各プローブの先端が、前記電極パッドに対する正規の接触位置に案内される被ガイド面を形成することを特徴とする。

【0017】本発明の試験装置では、例えばフリップチップ方式の半導体装置をプローブカードで測定する際に、電極パッドに対する正規の接触位置にプローブを容易に案内できる。これにより、アライメント調整が簡単になると共に、測定結果の精度を高めることができる。

【0018】ここで、前記被ガイド面が第1及び第2の凸部を端部に備えることが好ましい。この場合、プローブ先端の第1及び第2の凸部、並びに各凸部間の凹部を電極パッドに対して接触できるので、面接触となって接

触抵抗が低減すると共に、プローブが電極パッドと下層の配線とを貫通する不都合を回避することができる。

【0019】また、前記被ガイド面が第3の凸部を中央部分に更に備えることが好ましい。この場合、プローブの先端の第1及び第2の凸部に加えて第3の凸部をも、電極パッドによって正規の接触位置に案内できるので、アライメント調整がより簡便になる。

【0020】更に、前記第1及び第2の凸部を夫々、略円形状又は略矩形状に形成することができる。この場合、プローブの先端形状のバリエーションを増やすことができる。

【0021】好ましくは、前記被ガイド面が前記電極パッドに対して少なくとも2面で接触可能な形状を有する。この場合、プローブカードによる測定時に、プローブが電極パッドに対し少なくとも2面で接触するので、接触抵抗が低減し、プローブが電極パッドに傷を付けるような不都合を回避できる。

【0022】本発明の半導体装置は、複数の電極パッドを備えた半導体装置において、各電極パッドの表面が、接触されるプローブに備えた被ガイド面を正規の接触位置に案内するガイド面を形成することを特徴とする。この場合、プローブカードによる測定時に、電極パッドがプローブを正規の接触位置に案内するので、アライメント調整が簡便になる。

【0023】また、前記ガイド面が中央部分に凹部、該凹部の周囲に凸形状の接触導入部を備えることが好ましい。この場合、正規の接触位置にプローブを案内するための良好な形状を得ることができる。

【0024】更に、前記ガイド面が中央部分に凸部、該凸部の周囲に凹形状の接触導入部を備えることが好ましい。この場合、プローブの先端を良好に面接触させる電極パッド形状を得ることができる。

【0025】前記ガイド面を多角形状又は円形状に形成することができる。この場合、プローブの先端を良好に面接触させることができる電極パッド形状が得られる。

【0026】本発明の半導体装置は、複数の電極パッドを備えた半導体装置において、各電極パッドは中央部分が周縁部よりも突出する凸形状を有することを特徴とする。

【0027】本発明の半導体装置では、プローブカードを用いた測定時に、電極パッドに対する正規の接触位置にプローブを容易に案内することができ、アライメント調整が簡単になる。

【0028】本発明の半導体装置は、複数の電極パッドを備えた半導体装置において、各電極パッドは周縁部が中央部分よりも突出する凹形状を有することを特徴とする。

【0029】本発明の半導体装置では、プローブカードを用いた測定時に、電極パッドに対する正規の接触位置にプローブを容易に案内することができる。

【0030】本発明の試験方法は、ウエハ上に形成された半導体装置の複数の電極パッドに夫々接触する複数のプローブを有する試験装置を用いた試験方法において、対応する前記電極パッドに備えた第1の凸部に、各プローブの先端に備えた第2の凸部を接触させつつ前記第1の凸部に続く凹部に向かわせて、各プローブを前記電極パッドに対する正規の接触位置に案内することを特徴とする。

【0031】本発明の試験方法では、例えばフリップチップ方式の半導体装置をプローブカードで測定する際に、電極パッドに対する正規の接触位置にプローブを容易に案内できるので、アライメント調整が簡単になり、プローブが電極パッドに傷を付けるような不都合が回避できる。

【0032】

【発明の実施の形態】図面を参照して本発明を更に詳細に説明する。図1は、本発明の第1実施形態例の試験装置におけるフリップチップ方式の電極パッドとプローブの先端とを示す側面断面図であり、図15及び図16と同じ要素に同じ符号を付している。本実施形態例におけるプローブカードには、電極パッドに対してプローブを略垂直に接触させる垂直針方式を採用している。

【0033】プローブカード（図示せず）はプローブを固定するカード本体を有し、カード本体には複数のプローブ28がカード本体の面と直交する方向に延在している。プローブは、LSIの電極パッド位置に対応して位置決めされ、後端がカード本体に固定される。ウエハ上には、所定の幅（例えば50 μ m程度）で格子状に形成されたスクライブ線で区画される多数のLSIが形成されている。各プローブ28は、測定すべきLSIが開口のほぼ中心に位置する正規位置にプローブカードがセットされたときに、対応する電極パッド45と適正に接触できるように、その位置及び長さが設定される。

【0034】プローブ28の先端には、電極パッド45の凹部30aに対応する先端平坦状の凸部28aと、凹部30a周囲の凸部30bに対応する凹部28bと、凸部30bの周囲の凹部22aに対応する凸部28cとが形成されている。ここで、凸部28cの先端が略円形状に形成されているが、これに限らず、略矩形状に形成することもできる。

【0035】図16に示した従来のプローブの材質は、例えばレニウムタングステン合金、タングステン、或いは、ベリウム銅パラジウム合金などから構成されていた。これに対し、本実施形態例におけるプローブ28は、例えば、硬度がベリウム銅パラジウム合金とほぼ同じ銀パラジウム合金から構成できる。各材質の硬度は、レニウムタングステン合金>タングステン>ベリウム銅パラジウム合金（＝銀パラジウム合金）>アルミニウム>銅となっている。これにより、電極パッド45に対して物理的損傷を与え難いプローブ28を得ることができ

る。

【0036】図1に示すように、電極パッド30は、下面にバリア膜24を有するアルミニウム等の配線23に対応する位置の凹部(30a)及びその両側の凸部22b上に形成されている。凸部22bは、上方から見ると例えば八角形状に構成され(図4(a)参照)、凸部22bの周囲に凹部22aが形成されている。凸部22bの上方には、タングステンチタン(TiW)等から成るバリア膜31と、銅膜30とが順に形成されている。配線23のバリア膜24上の電極パッド30によって凹部30aが構成され、凸部22b上の電極パッド30によって凸部30bが構成される。なお、図中の10はウエハステージである。

【0037】図2は、本実施形態例におけるプローブと電極パッドとの接触状態を示す側面断面図である。プローブ28が電極パッド45に接触すると、プローブ28の凸部28aは電極パッド45の凹部30aに、プローブ28の凹部28bは電極パッド45の凸部30bに夫々接触する。

【0038】図3は、本実施形態例における電極パッドの製造工程を示す図であり、(a)～(c)は各工程を段階的に示す。同図では、図15で説明したシリコン基板20及び層間絶縁膜21等を省略している。

【0039】図3(a)では、絶縁膜22に対して、開口41a及びその周囲に開口41bが形成されたマスク41を用いて露光を行い、更に、所定のウエットエッチングを行ってフォトリソグラフィを施す。絶縁膜22がドライエッチングされて、凹部22a及び凸部22bが形成され、双方の凸部22b間ではアルミニウム配線23上のバリア膜24が露出する。

【0040】次いで、図3(b)では、所定の工程によって、絶縁膜22の凸部22b及びバリア膜24上にバリア膜31を形成する。

【0041】更に、図3(c)では、所定の工程によって、バリア膜31上に銅膜30を形成する。これにより、凸部22b上に凸部30b、中心部分におけるバリア膜31上に凹部30aを夫々有する電極パッドが得られる。これらの工程では、開口41aのみを有するマスク41に開口41bを加えるだけで、本実施形態例の電極パッド45が形成できるので、製造工程が大きく増加することはない。

【0042】図4は、本実施形態例における電極パッドの採り得る形状例を示す3平面図である。同図(a)では、電極パッド45が、上方から見たとき八角形状に構成されており、凹部30aの周囲が凸部30bによって囲まれている。同図(b)では、電極パッド45が四角形状に構成されており、凹部30aの周囲が凸部30bで囲まれている。同図(c)では、電極パッド45が円形状に構成されており、凹部30aの周囲が凸部30bで囲まれている。電極パッド45の形状は、これら以外

の多角形状に構成することもできる。

【0043】上記構成のプローブを有するプローブカードを用いて測定を行う場合には、まず、図示しないIC試験装置のテストヘッド部にプローブカードを装着し、測定すべきLSIをカード本体のほぼ中心に位置させた状態でプローブカードを固定する。ウエハステージ10(図1)を上昇させると、電極パッド45とプローブ28とが接触し、ウエハステージ10を下降させると、プローブ28から電極パッド45が離間する。また、ウエハステージ10を平行移動させることにより、プローブ28に対応する位置に各LSIを順次送ることができる。測定すべきLSIがカード本体のほぼ中心に位置した状態でウエハステージ10を上昇させると、プローブ28がその対応する電極パッド45に接触する。

【0044】上記測定時に、電極パッド45がプローブ28に対して接近するとき、電極パッド45の正規の接触位置からプローブ28の先端がややずれていても、プローブ28の凸部28aが電極パッド45の凸部30bの内側の斜面に案内されて凹部30aに導入され、凸部28cが凸部30bの外側の斜面に案内されて凹部22aに導入される。これにより、電極パッド45に対する正規の接触位置にプローブ28を確実に案内し、XY方向のアライメント誤差を吸収してアライメント調整を簡便に行うことができる。

【0045】本実施形態例のように、垂直針方式では、電極パッド45の周囲の凸部30bにプローブ28を接触させる際に、図16のように接触する従来のプローブ29よりも上方からの力(オーバードライブ)を大きく作用させる。しかし、プローブ28は、図2に示すように、凸部28aを凹部30aに、両端の凸部28cの双方を凹部22aに、凸部28aの両端の凹部28bを双方の凸部30bに夫々当接させることによってオーバードライブを分散させる。このため、電極パッド45にクラック等の物理的損傷が生じるおそれを無くすることができる。また、凸部28aが平坦状に形成されるので、凹部30aに均一に接触し、プローブ28が電極パッド45に傷を付ける不都合を防止することができる。また、電極パッド45の凹部30aだけでなく、凸部30bでもプローブ28と接触するようにしたので、接触面積が広がり、電極パッド45とプローブ28との接触抵抗が低減する。

【0046】本実施形態例では、図4(a)における凸部30bの上端と下端との間の距離Aを約115～155 μm 程度、凹部30aの上端と下端との間の距離Bを約90 μm に夫々設定した。

【0047】図5は、本発明の第2実施形態例の試験装置における電極パッドとプローブの先端とを示す側面断面図である。本実施形態例では、電極パッド45は第1実施形態例と同じ構成を有しているが、プローブ28が、先端における左右の凸部28cをもたず中央部分の

凸部28aのみを有する点で第1実施形態例と異なる。

【0048】図6は、本実施形態例におけるプローブと電極パッドとの接触状態を示す側面断面図である。プローブ28が電極パッド45に接触すると、プローブ28の凸部28aは電極パッド45の凹部30aに、プローブ28の凹部28bは電極パッド45の凸部30bに夫々接触する。

【0049】本実施形態例における試験装置によっても、第1実施形態例とほぼ同様の効果を得ることができる。

【0050】図7は、本発明の第3実施形態例の試験装置における電極パッドとプローブの先端とを示す側面断面図である。本実施形態例における電極パッドは、フリップチップ方式ではなく通常方式の電極パッドであり、電極パッド及びプローブの双方の形状が第1実施形態例とは異なる。

【0051】本実施形態例における電極パッド33は、周囲ではなく中央部分にのみ凸部33aが形成され、銅またはアルミニウム材料等から構成される。また、プローブ32は、中央部分に凸部をもたずに両端部のみ凸部32cを有する。電極パッド33は、凸部33aの周囲に、プローブ32の凸部32cを受け入れる凹部33bを有し、コンタクト38によって、絶縁膜22の下層に位置するアルミニウム等の配線（図示せず）に接続される。凹部33bの周囲には、カバー膜25が形成される。なお、図中のLは基準面を示す。

【0052】図8は、本実施形態例における電極パッドの製造工程を示す図であり、(a)～(c)は図3と同様である。図8(a)では、絶縁膜22に対して、開口34aを有するマスク34を用いて露光を行う。露光後に所定のウェットエッチングを施し、絶縁膜22をドライエッチングすることにより、中央部分に凸部22c、凸部22cの周囲に凹部22dを夫々形成する。

【0053】同図(b)では、凸部22c及び凹部22d上に、所定の工程によってアルミニウム層を形成し、電極パッド33の凸部33a及び凹部33bとする。同図(c)では、凹部33bの更に周囲にカバー膜25を形成する。

【0054】図9は、本実施形態例におけるプローブと電極パッドとの接触状態を示す側面断面図である。プローブ32が電極パッド33に接触すると、プローブ32の凹部32bは電極パッド45の凸部33aに、プローブ28の凸部32cは電極パッド45の凹部33bに夫々接触する。

【0055】本実施形態例では、通常方式のLSIをプローブカードで測定する際に、プローブ32が電極パッド33に傷を付ける不都合を回避することと共に、プローブ32を電極パッド33との正規の接触位置に簡便に案内することができ、測定結果の精度を高めることができる。

【0056】また、電極パッド33の凸部33aだけでなく、凹部33bでもプローブ32と接触するようにしたので、接触面積を広くすることができ、電極パッド33とプローブ32との接触抵抗を低減することができる。

【0057】図10は、本発明の第4実施形態例の試験装置における電極パッドと2種類のプローブの先端とを示す側面断面図であり、図11は一方のプローブと電極パッドとの接触状態、図12は他方のプローブと電極パッドとの接触状態を夫々示す側面断面図である。

【0058】本実施形態例における電極パッド37は、凸部37aが第3実施形態例における凸部33aよりも基準面Lから更に高く突出し、凸部37aの周囲に、プローブ35の凸部35c又はプローブ36の凸部36cを受け入れる凹部37bが形成される。凹部37bの周囲にはカバー膜25が形成されている。

【0059】一方、プローブ35の先端には、図11に示すように、電極パッド37の凸部37aを受け入れる曲面状の底部を有する凹部35bと、凹部37bに進入する略円形状の凸部35cが形成される。また、図12に示すように、プローブ36の先端には、凸部37aを受け入れる直線状の底部を有する凹部36bと、凹部37bに進入する凸部36cとが形成される。

【0060】本実施形態例における試験装置によっても、第3実施形態例とほぼ同様の効果を得ることができる。

【0061】図13は、本発明の第5実施形態例の試験装置における電極パッドとプローブの先端とを示す側面断面図である。

【0062】本実施形態例では、電極パッドが周囲に凹部22a（図1）のような凹部を有しておらず、プローブの先端形状が幅広になっていない。電極パッド39は、中心部分に凹部39a、凹部39aの周囲に凸部39bを夫々有する凹形状に構成され、プローブ40の先端形状が半球状に形成される。このため、破線で示すように、先端40aは、凸部39bと凹部39aとに1点ずつの計2点で接触することができる。従って、プローブの尖った先端がカバー膜25や電極パッド39にダメージを与えるという従来の問題を防止でき、また、プローブ40の先端が電極パッド39に対して常に電極パッド39の底面と側面との2点で接触できるので、電極パッド39が平面の場合に比して接触抵抗が低減する。

【0063】以上、本発明をその好適な実施形態例に基づいて説明したが、本発明の半導体装置及びその試験装置、並びに試験方法は、上記実施形態例にのみ限定されるものではなく、上記実施形態例から種々の修正及び変更を施した半導体装置及びその試験装置、並びに試験方法も、本発明の範囲に含まれる。

【0064】

【発明の効果】以上説明したように、本発明の半導体装

置及びその試験装置、並びに試験方法によると、ウエハ上の半導体装置に対する測定を行う場合に、電極パッドに対する適正な接触位置にプローブを確実に案内して測定結果の精度を高めることができる。

【図面の簡単な説明】

【図1】本発明の第1実施形態例の試験装置におけるフリップチップ方式の電極パッドとプローブの先端とを示す側面断面図である。

【図2】第1実施形態例におけるプローブと電極パッドとの接触状態を示す側面断面図である。

【図3】第1実施形態例における電極パッドの製造工程を示す図であり、(a)～(c)は各工程を段階的に示す。

【図4】第1実施形態例における電極パッドの形状を示す平面図であり、(a)は八角形状の電極パッド、(b)は四角形状の電極パッド、(c)は円形状の電極パッドを夫々示す。

【図5】本発明の第2実施形態例の試験装置における電極パッドとプローブの先端とを示す側面断面図である。

【図6】第2実施形態例におけるプローブと電極パッドとの接触状態を示す側面断面図である。

【図7】本発明の第3実施形態例の試験装置における電極パッドとプローブの先端とを示す側面断面図である。

【図8】第3実施形態例における電極パッドの製造工程を示す図であり、(a)～(c)は各工程を段階的に示す。

【図9】第3実施形態例におけるプローブと電極パッドとの接触状態を示す側面断面図である。

【図10】本発明の第4実施形態例の試験装置における電極パッドとプローブの先端とを示す側面断面図である。

【図11】第4実施形態例における一方のプローブと電極パッドとの接触状態を示す側面断面図である。

【図12】第4実施形態例における他方のプローブと電極パッドとの接触状態を示す側面断面図である。

【図13】本発明の第5実施形態例の試験装置における電極パッドとプローブの先端とを示す側面断面図である。

【図14】フリップチップ方式を用いたLSIの製造工程図であり、(a)～(e)は各工程を段階的に示す。

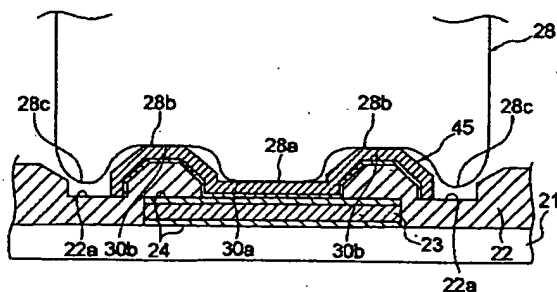
【図15】図14で説明したLSIの要部を拡大して示す断面図である。

【図16】従来のプローブカードを用いて図14のLSIに対する試験を行う際の側面断面図である。

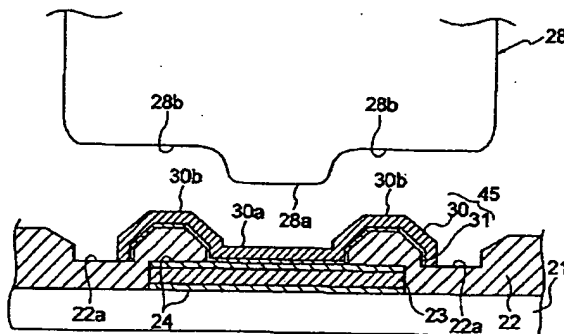
【符号の説明】

- 13：LSI（半導体装置）
- 20：シリコン基板
- 21：層間絶縁膜
- 22：絶縁膜
- 22a、22d、28b、30a、33b：凹部
- 23：アルミニウム配線
- 24、27、31：バリア膜
- 25：カバー膜
- 28、32、35、36、40：プローブ
- 28a：孔
- 22b、22c、28a、28c、30b：凸部
- 30：銅膜
- 32c、33a、35c、36c、37a、39b：凸部
- 33、37、39、45：電極パッド
- 34、41：マスク
- 34a、41a、41b：孔
- 35b、36b、37b、39a：凹部
- 38：コンタクト
- 40a：先端

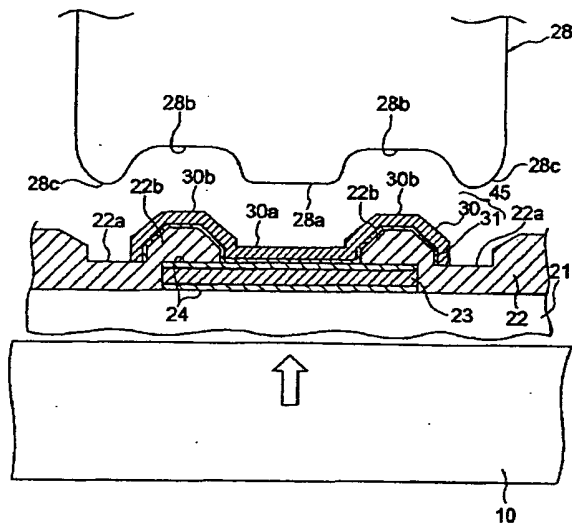
【図2】



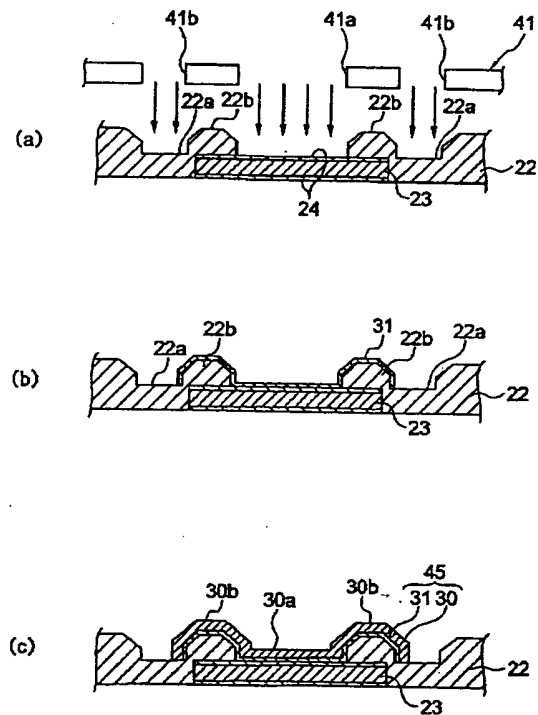
【図5】



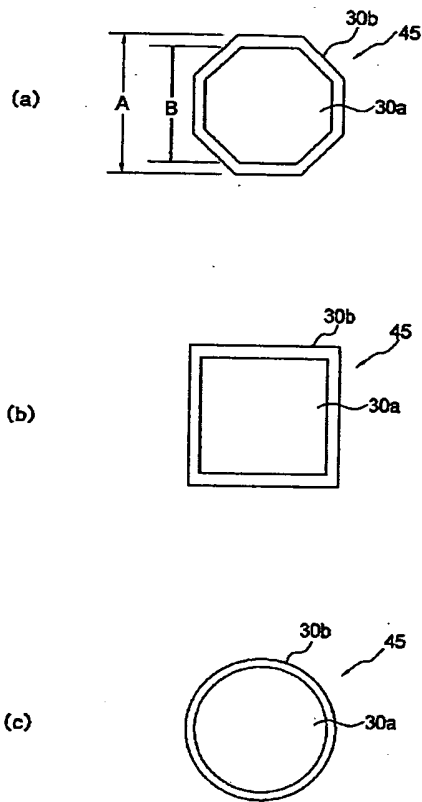
【図1】



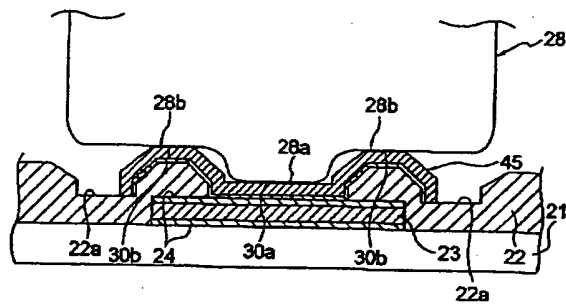
【図3】



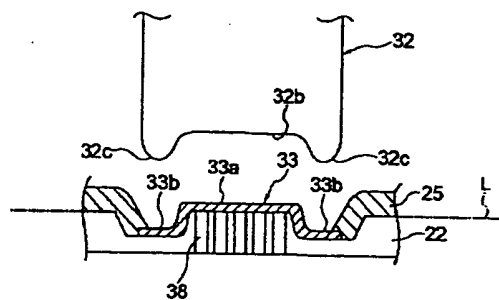
【図4】



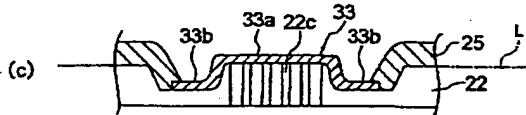
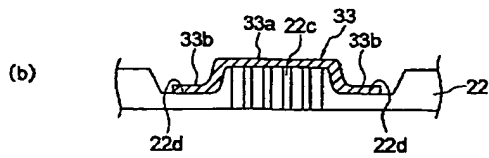
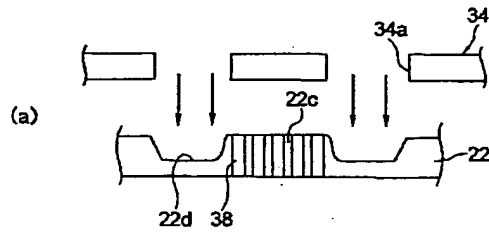
【図6】



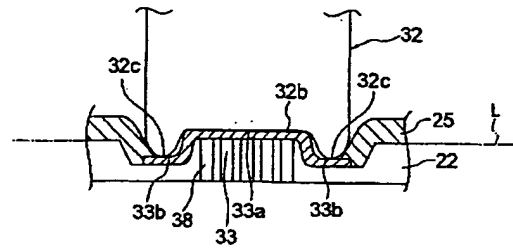
【図7】



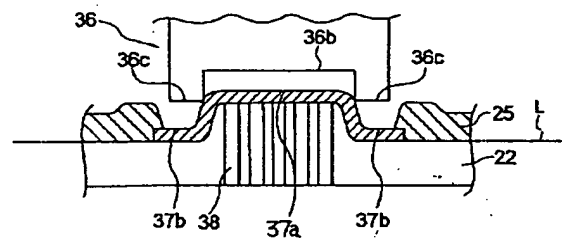
【図8】



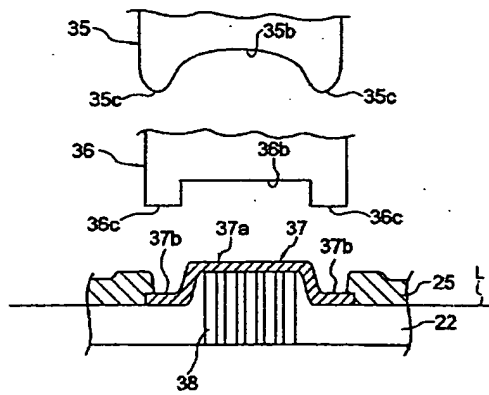
【図9】



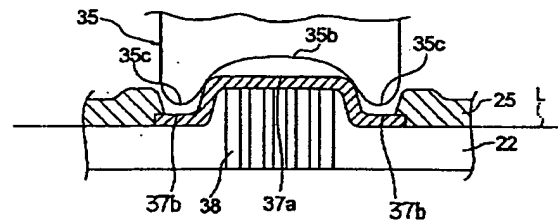
【図12】



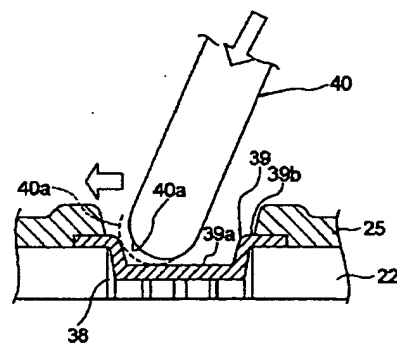
【図10】



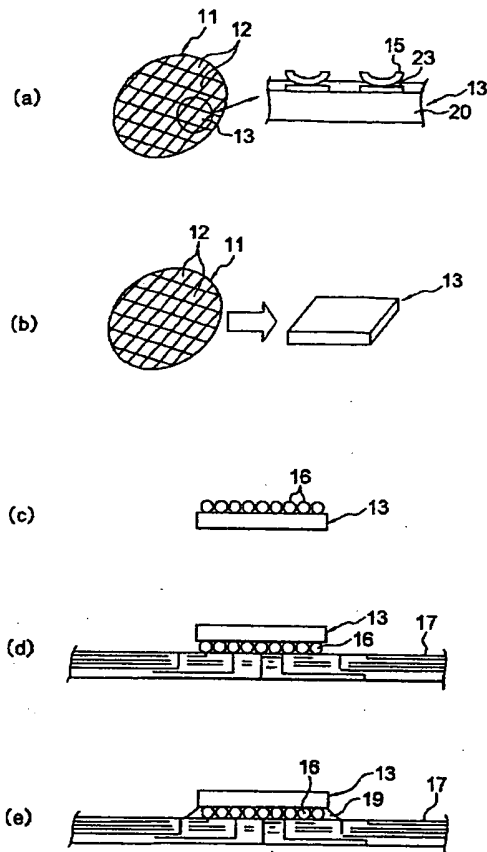
【図11】



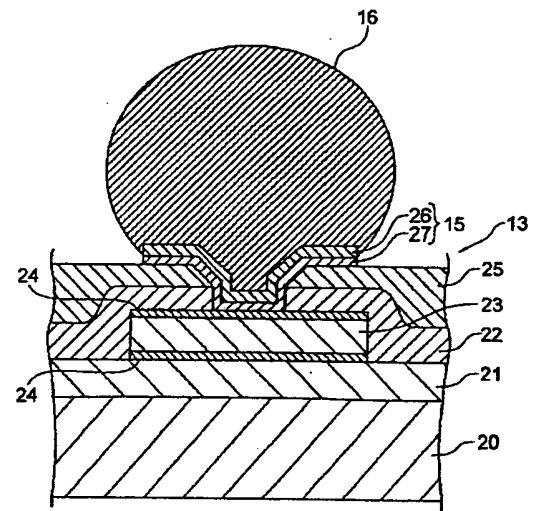
【図13】



【図14】



【図15】



【図16】

